

文章编号: 1006-3471 (2006) 02-0125-09

化学镀技术在超大规模集成电路互连线制造过程的应用

王增林^{*1}, 刘志鹃¹, 姜洪艳¹, 王秀文¹, 新宫原 正三²

(1. 陕西师范大学 化学与材料科学学院, 陕西 西安, 710062;

2. 关西大学 工学部机械工学科, 日本 大阪, 5648680)

摘要: 总结自大马士革铜工艺建立以来, 电化学工作者利用化学镀技术围绕该工艺而开展的一系列相关研究, 介绍了应用化学镀沉积镍三元合金防扩散层和化学镀铜种子层的研究以及离子束沉积法 (Ionized Cluster Beam, ICB) 形成 Pd 催化层后的化学镀铜技术和超级化学镀铜方法. 简要叙述化学镀铜技术在超大规模集成电路中的应用, 总结化学镀铜技术的研究进展, 并指出了今后的发展方向.

关键词: 化学镀铜; 超级化学镀; 大马士革铜互连线; 种子层; 防扩散层

中图分类号: TQ153.1⁺4

文献标识码: A

随着全球竞争压力的不断增加和信息产业的发展, 对大存储量、小体积、轻量化的半导体集成电路 (半导体芯片) 的要求也不断提高, 从而作为微系统核心部件的存储密度也在不断增加, 用于连接每一个信息点的互连线宽度也越来越小. 当芯片中互连线的宽度在 $0.13\mu\text{m}$ 以下时, RC 延迟 (R 为芯片中用于连接各个功能点的互连线的电阻, C 为基板的电容) 成为影响半导体芯片速率的主要因素. 为了解决 RC 信号延迟, 人们采取 3 种方法:

(1) 改进和完善集成电路设计方案, 尽量减少连接导线的长度, 从而降低导线电阻; (2) 使用低电阻率 () 的基材, 即 Low-K 材料以降低基材的电容. 关于 Low-K 材料的研究, 是近年来半导体材料的一个热点领域, 每年相关的国际会议, 如 International Electron Devices Meeting (IEDM), IEEE International Interconnect Technology Conference (IITC), Solid State Devices and Materials (SSDM), 以及 Advanced Metallization Conference (ADMETA) 等都有大量的报道. (3) 使用铜线代替铝线以降低导线电阻. 由于铜的电阻率为 $1.68 \cdot \text{cm}$, 比铝的电阻率 ($2.78 \cdot \text{cm}$) 低了 40%, 同时铜具有非常

好的抗电子迁移性能, 有利于提高芯片的可靠性. 因此, 1995 年 BM 率先提出用铜线代替铝线作为半导体集成电路的互连线方案, 并于 1998 年推出第一个用铜互连线制作的新一代半导体芯片^[1-2].

1 大马士革铜互连线工艺

图 1 表示了大马士革铜互连线工艺过程, 主要由 4 步组成. 首先, 在二氧化硅的基材上, 通过涂布光敏的有机高分子层 (Mask) 和光腐蚀形成道沟 (Trench) 和连接孔 (Via) 的结构 (a). 然后, 在基板和道沟的表面形成防扩散层和种子层 (b). 由于铜的自由电子在加热的情况下易于向二氧化硅 硅基材扩散, 从而影响半导体的特性. 为了阻止铜的自由电子向二氧化硅 硅扩散, 需要在金属铜膜和二氧化硅膜之间加上一层防扩散层, 如 TaN、TiN、WN 等^[3-5]. 由于 TaN 防扩散层电阻率比较大, 不能直接实现均匀的电化学镀铜, 故需在防扩散层表面形成一铜层作为导电或种子层. 防扩散层和铜种子层一般采用真空溅射 (Sputtering) 或物理气相沉积 (Physical Vapor Deposition, PVD) 形成. 然后在铜种子层上再电化学镀铜填充道沟 (c). 为了避免在

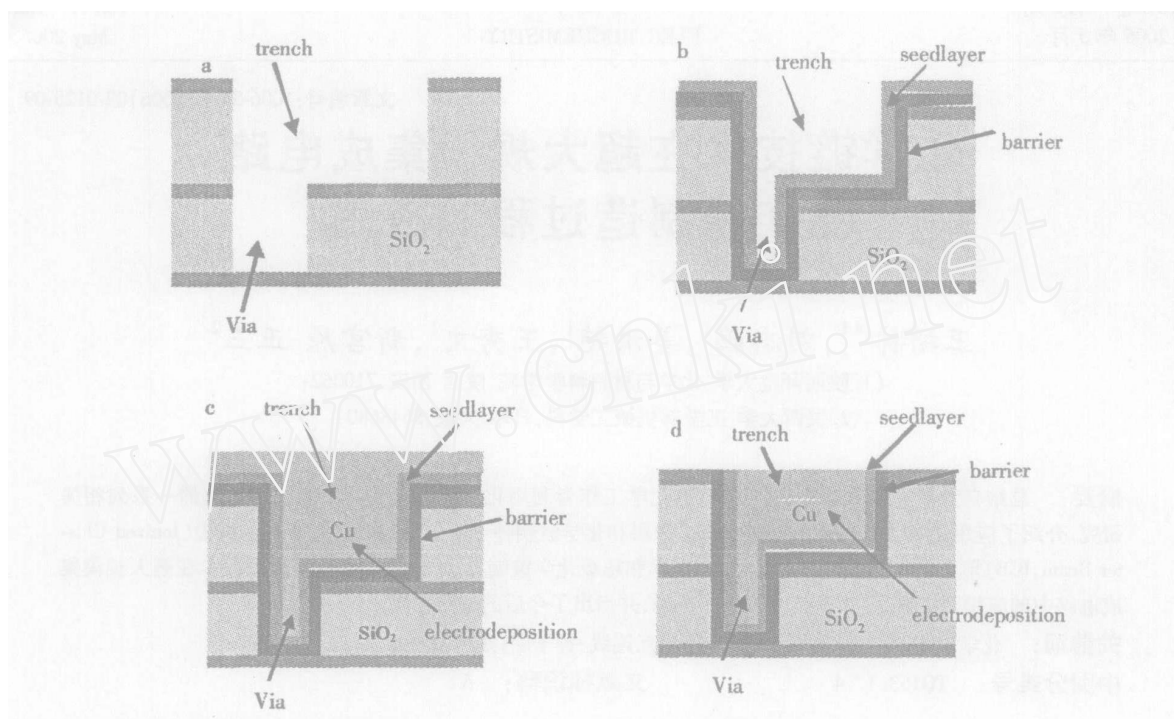


图 1 大马士革铜互连线工艺过程

a) 道沟连接孔的形成, b) 防扩散层和铜种子层的形成, c) 电化学镀铜填充, d) 化学机械抛光

Fig 1 Damascene process for copper interconnections

a) trench and via definition, b) barrier and seedlayer deposition, c) electroplating, d) CMP process

道沟底部形成空洞或缝隙,可通过超级电化学镀铜来填充微细的道沟. 多余的铜经化学机械抛光 (Chemical Mechanical Polishing, CMP) 去除 (d). 传统的铝互连线制作工艺均为干法 (Dry Process), 但因金属铜很难用离子束 (Ion Beam) 刻蚀 (Etching), 故该干法工艺不能用于铜互连线的制作. 另外, 大马士革湿法工艺过程 (Wet Process) 具有操作简单方便, 同时大大的降低了真空设备费用、有利于降低成本等优点.

2 化学镀在超大规模集成电路中的应用

化学镀是一种不同于一般电镀的沉积方法, 它主要是利用氧化还原反应使金属离子被还原而沉积在基板表面^[6]. 其主要特点有 3: (1) 能够在非金属材料、陶瓷材料、高分子材料等非导体表面沉积, 不需要种子层; (2) 能够沉积在任何形状的镀件表面, 沉积速率均匀, 且不受镀件的形状、尺寸的影响; (3) 设备简单低廉, 反应条件温和, 易于控制, 大大降低了产品的成本. 化学镀技术不仅应用于金

属、非金属材料的表面装饰, 而且长期应用于印刷电路板的制造. 对大马士革铜互连线工艺, 其防扩散层和铜种子层的形成均采用干法的真空溅射或物理气相沉积. 由于这两种方法都需要昂贵的设备, 增加了产品的成本, 因此, 当 BM 1995 年推出大马士革铜互连线工艺后, 相继出现了许多用化学镀代替真空溅射或物理气相沉积形成防扩散层、种子层及完全填充微孔的研究工作.

2.1 化学镀沉积镍三元合金作防扩散层

BM 公司的 Sullivan 等首先提出, 采用化学镀技术沉积 Ni-P 或 Co-P 二元合金代替现行的 TaN、TiN 或 WN 作防扩散层^[7], 但并未做进一步的研究. 早稻田大学的逢坂教授研究小组最先在二氧化硅表面沉积了 NiWP、NiReP 三元合金, 并对其防扩散性能进行了研究^[8-10]. 为增加二氧化硅与防扩散层之间的粘接强度, 先用过氧水和硫酸溶液处理, 去除二氧化硅表面的有机物 (见图 2), 之后用含有氨基、吡啶基等功能团的有机硅烷分子, 如 3-氨基丙基三甲氧基硅烷, N-(2-氨基乙基)-3-氨基丙基-

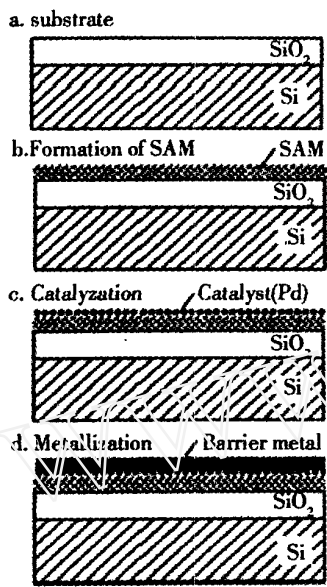


图 2 二氧化硅表面沉积防散层的流程图
Fig 2 Schematic representation of the barrier deposition on SiO_2

三甲氧基硅烷等,在苯或甲苯溶液中与二氧化硅反应,使二氧化硅表面形成一层有机硅的单分子膜 (SAM). 再通过氨基、吡啶基等功能团对 Pd 离子的吸附作用活化基板表面,然后直接插入化学镀液,可使 NiWP 或 NiReP 三元合金沉积出来. 由于氨基、吡啶对镍的配位作用,而使三元合金膜与二氧化硅之间的粘接强度增大. SAM 既作为中间粘接层又作为表面活化层.

逢坂教授的研究小组成功地实现了全湿法大马士革铜互连线工艺的制作过程. 在形成 SAM 研究的基础上,又采用组成如表 1 的化学镀镍液,成功的沉积 NiB 二元合金膜于道沟中. 图 3 为 NiB 膜形成后的道沟断面 SEM 照片,显示出该膜在 SAM 的表面的均匀沉积. NiB 的防扩散性能测试研究表明,400 nm 以下,50 nm 厚的 NiB 膜能完全阻挡金属铜往二氧化硅里扩散. 由于 NiB 的电阻率比较低,故可直接用于电化学镀铜,不需于其上再加铜种子层,并能使铜完全填充整个道沟 (见图 4). 多余的铜经化学机械研磨 (CMP) 去除后,再浸入 PdCl_2 水溶液,使其表面活化,然后沉积 NiB 二元合金膜作为保护层,从而完成大马士革铜互连线工艺.

表 1 化学镀 NiB 溶液的主要组成

Tab 1 The composition of NiB electroless plating solution	
Chemicals	Concentration/ $\text{mol} \cdot \text{dm}^{-3}$
Sodium citrate/ $\text{mol} \cdot \text{dm}^{-3}$	0.2
NiSO_4 / $\text{mol} \cdot \text{dm}^{-3}$	0.1
DMAH / $\text{mol} \cdot \text{dm}^{-3}$	0.05
pH	9.0
Bath temperature	70

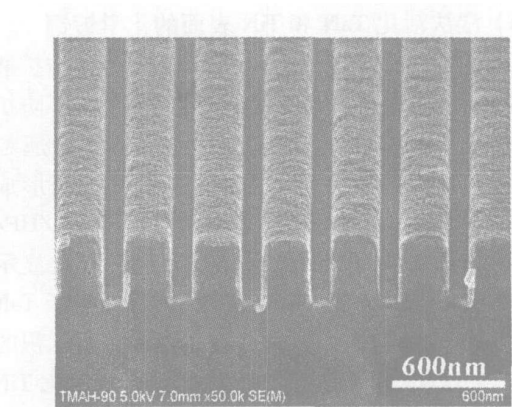


图 3 NiB 化学镀膜道沟的断面 SEM 图
Fig 3 Cross-sectional SEM image of trenches after NiB electroless plating

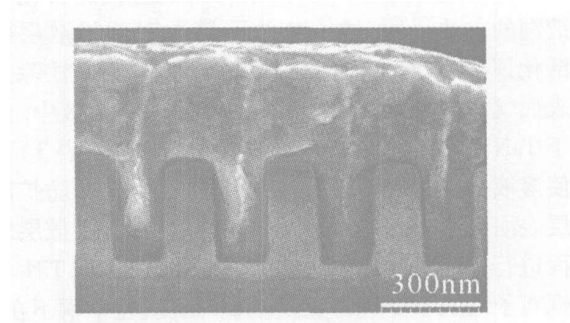


图 4 电镀铜填充道沟的断面 SEM 图
Fig 4 Cross-sectional SEM image of trenches after copper electroplating

表 2 化学镀 CoWP 溶液的主要组成

Tab 2 The composition of CoWP electroless plating solution	
Chemicals	Concentration/ $\text{g} \cdot \text{L}^{-1}$
$(\text{NH}_4)_2\text{WO}_4$	10
$\text{CoCl}_2 \cdot 6\text{H}_2\text{O}$	30
$\text{Na}_3\text{C}_6\text{H}_4\text{O}_7 \cdot 2\text{H}_2\text{O}$	80
$\text{Na}_2\text{H}_2\text{PO}_2$	20
Surfactant-RE610	0.05

另外,美国康奈尔大学的 Shacham-Diamand 研究小组和台湾清华大学的万其超研究小组分别报告了以 CoWP 和 NiWP/NiMoP 三元合金膜作为防扩散层的工作^[11-15]。CoWP 三元化学镀液主要构成如表 2 所示。由化学镀沉积的 CoWP,其电阻率为 $25 \sim 47 \mu \cdot \text{cm}$ 。电阻率和二次离子质谱测试表明,当 CoWP 膜的厚度为 50 nm 时,经过 400 的热处理后,即具有良好的防扩散性能。

2.2 化学镀铜种子层

a) 湿法活化 TaN 和 TN 表面的化学镀铜

近年来,人们又提出用置换反应来活化防扩散层表面。Shacham-Diamand 研究小组发现, TaN 防扩散层表面经 PdCl_2/HF 溶液处理,可使 Pd 金属粒子沉积在 TaN 的表面,然后再用化学镀铜法形成均匀的铜种子层。另外, Hsu 报道了用 $\text{PdCl}_2/\text{HF}/\text{HNO}_3$ 体系对 TaN 的表面处理过程, SEM 照片显示 Pd 粒子由于置换反应被还原而均匀的沉积于 TaN 表面^[16]; Nakahara 等报道了 HF 浓度对 Pd 沉积的影响^[17-18]; Patterson 研究了用 HF/PdCl_2 来活化 TN 的过程,包括 HF 去除表面氧化层和 Pd 在洁净的 TN 表面沉积^[19-20]。这些方法都使用酸性溶液,其中包含了吸附等复杂过程。

作者等报道了一种简单而又能直接进行化学镀铜的方法^[21-25],这一方法不需要对防扩散层作活化预处理,而是先把基材用化学刻蚀的方法除去表面氧化物,然后直接插入化学镀铜的溶液中。由于 TaN 和 WN 的氧化还原电位比铜低(如表 3)而使溶液中的铜离子被还原,金属铜的沉积使防扩散层表面被活化,从而使化学镀铜反应在防扩散层表面进行。又因 TN 的氧化还原电位比铜高, TN 与铜离子之间不能进行置换沉积,因而,化学铜不在

TN 表面析出。用这一方法,无需活化处理,而能成功的填充化学镀铜于微小的沟道中,经过 CMP 处理后,制得了大马士革铜互连线。从图 5 可以看出,化学镀的铜完全填充了微小的沟道,且没有空洞或狭缝出现。经四极电位法测定,该铜互连线的电阻率为 $2.2 \mu \cdot \text{cm}$,铜膜与防扩散层之间的粘接力为 1.1N/cm ,这满足化学机械抛光过程的要求。

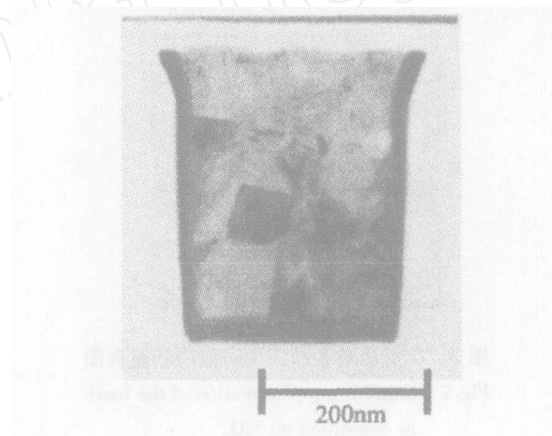


图 5 化学镀铜填充沟道断面 TEM 照片

Fig 5 Cross-sectional TEM image of trenches after electroless plating

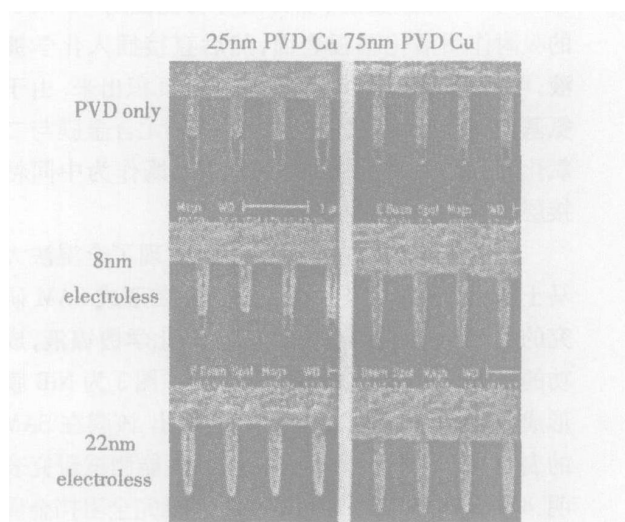


图 6 PVD 铜种子层和化学镀修补 PVD 铜种子层后电镀铜填充微孔的 SEM 照片

Fig 6 Cross-sectional SEM image of the via holes filled by copper electrodeposition for the PVD seed alone and following electroless Cu

b) 化学镀铜法修补真空溅射的铜种子层

目前,工业上铜种子层的沉积依然是真空溅射

表 3 化学镀铜溶液中防扩散层和铜电极的起始电位

Tab 3 The initial potential of barrier layer and Cu electrode in electroless plating solution

	Temperature/	Initial potential/mV
Cu	25	- 8
Cu	60	- 314
Cu	70	- 383
TaN	70	- 8
TaN	70	- 594
WN	60	- 358

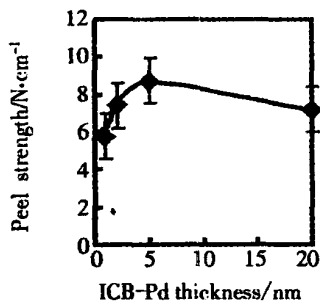


图 7 化学镀铜膜与 TaN 层粘接强度随 ICB-Pd 厚度的变化关系

Fig. 7 Variation in peel strength of electroless plated Cu film on TaN layer with thickness of the ICB-Pd layer

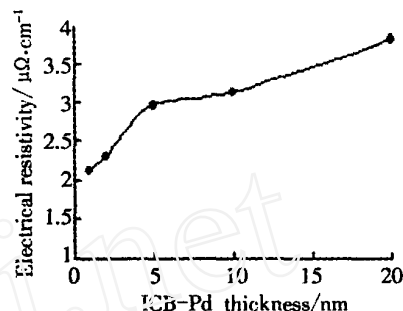


图 8 铜线电阻率随 ICB-Pd 厚度的变化关系

Fig. 8 Variation in electrical resistivity of Cu with thickness of ICB-Pd layer

法或物理气相沉积,然而对于微孔直径小于 $0.14 \mu\text{m}$ 、孔的深径比大于 3 的微孔或道沟,真空溅射法很难在微孔的侧面下部形成连续的铜种子层,导致后续的电化学镀铜产生空洞。Gandikota 等和 Andrynschenko 等分别报道了先用真空溅射法和物理气相沉积法 (PVD) 形成不均匀的铜种子层^[26-27],经 H_2SO_4 处理去除表面的氧化层,再用化学镀修补,就能使电化学镀铜成功地填充高深径比的微孔。实验结果表明 (见图 6),当铜种子层厚度为 $25 \mu\text{m}$ 和 $75 \mu\text{m}$ 时,用直接电镀法无法填充直径为 $0.13 \mu\text{m}$ 、深径比为 6 的微孔,而经过 $22.5 \mu\text{m}$ 的化学镀铜修补后,在同样的电镀条件下,完全填充了该类微孔,没有出现空洞。

C) 离子束沉积法 (ICB) 形成 Pd 催化层后的化学镀铜技术

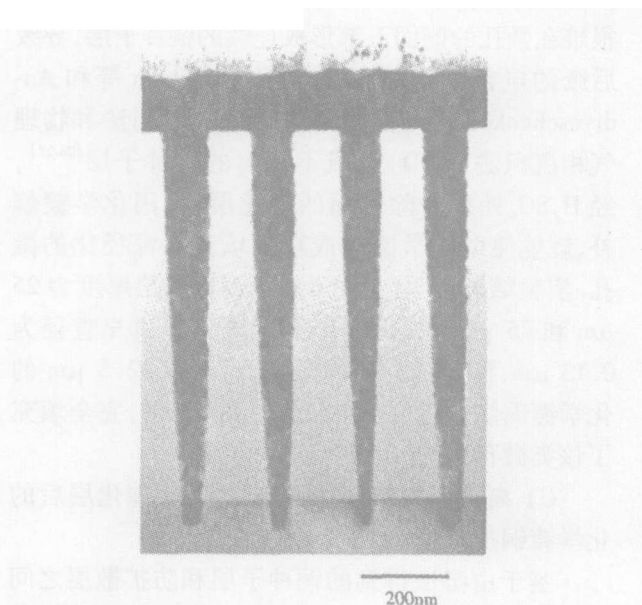
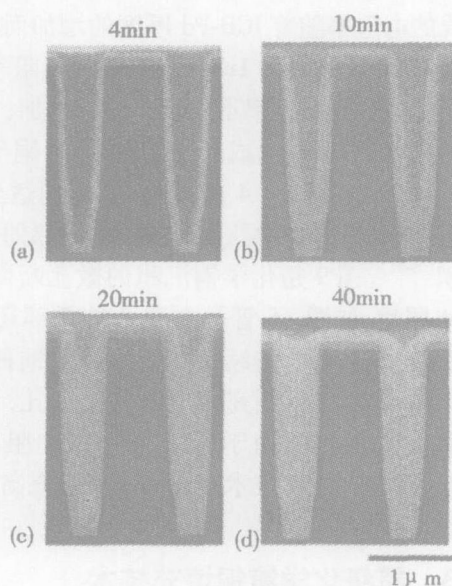
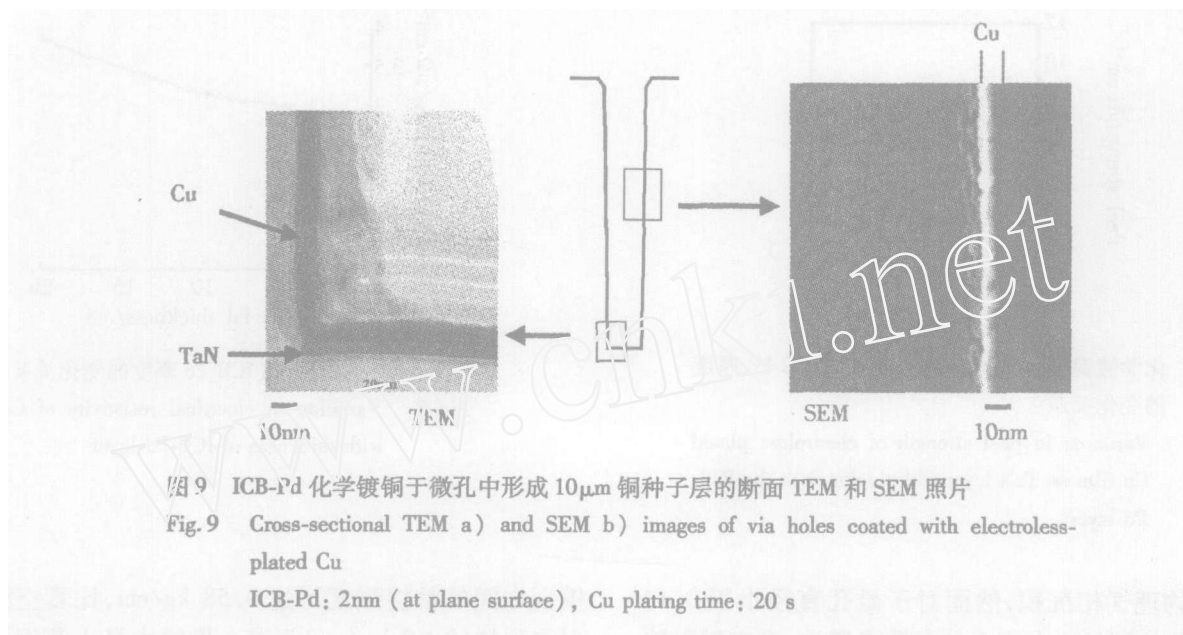
鉴于由湿法得到的铜种子层和防扩散层之间的粘接力较差,而且一般的化学镀技术也很难填充高深径比的微孔。离子束沉积法是一个新的沉积技术。其沉积过程首先是金属被电离而形成离子束。在强电场的作用下,离子束带有非常大的能量 ($\sim 10 \text{ keV}$)^[28],进入基板的表层,增加了催化层和沉积层间的粘接强度。另外,离子束沉积法可以均匀的填充高深径的微孔。作者进行了利用离子束沉积法沉积金属钯 (ICB-Pd) 再化学镀的研究。结果表明,ICB-Pd 催化层有利于提高 TaN 防扩散层和化学镀铜间的粘接强度。图 7 给出了化学镀铜和 TaN 层之间的粘接强度随 ICB-Pd 厚度的变化关系,可以看出,随着 ICB-Pd 层厚度的减小,粘接性能变化不大,即使 ICB-Pd 厚度为 1 nm ,TaN 与化学

镀铜之间的粘接强度可达 0.58 kg/cm ,比真空溅射得到的 (0.39 kg/cm) 还高。虽然大马士革铜互连线的电阻率随着 ICB-Pd 厚度的增加而增大,但是当 ICB-Pd 厚度为 1 nm 时,铜线的电阻率降为 $2.1 \mu\Omega \cdot \text{cm}$,且电阻率不随热处理而增加 (见图 8)。作者利用这种技术成功的沉积化学铜于直径为 $0.32 \mu\text{m}$ 、深径比为 4 的微孔内。控制适当的化学镀铜条件,又可在微孔内形成 10 nm 厚的铜种子层沉积^[29-31]。图 9 是化学铜沉积的微孔断面 TEM 和 SEM 照片。如图,不管是在微孔的低部还是侧面,都形成了均匀的、连续的 10 nm 厚的铜种子层。断面 TEM 照片显示铜完全填充整个微孔,没有发现空洞或缝隙存在。由于高的粘接性、电阻率和完全的填充能力,这种技术可以适用于填充高深径比的铜互连线。

2.3 超级化学镀铜填充技术

(Bottom-up Filling)

随着铜互连线尺寸设计的不断缩小,当孔的直径小于 $0.09 \mu\text{m}$ 时,传统的化学镀技术很难满足要求。最近,作者等通过大量研究发现,当向化学镀铜液加入以聚二硫酰丙烷磺酸钠 (SPS) 为主要成分的添加剂后,铜在微孔底部的沉积速率远远大于其表面的沉积速率,从而在国际上率先实现了超级化学铜填充^[32-33]。图 10 是当化学镀液中的 SPS 添加剂浓度为 0.5 mg/L 时,不同施镀时间下铜填充微孔的断面 SEM 照片。由图可见,随着化学镀时间的延长,铜在微孔下部的沉积厚度远远大于基板表面的沉积速率,当沉积时间为 40 min 时,铜已经完



全填充了整个微孔,且没有任何空洞或缝隙出现.另外,作者考察了添加剂浓度、微孔的直径等对超级化学沉积形态的影响.并利用超级化学镀技术成功地填充了直径 100nm 、深 1000nm 的微孔,透射

电子显微镜 (TEM) 分析表明 (图 11), 该微孔没有出现任何空洞或缝隙, 这也是现时能够填充的直径最小、深径比最大的微孔. 这一独创性的研究工作, 具有独立的知识产权和强大的应用前景, 引起日本

媒体和日本半导体制造企业的重视. 日本的媒体于 2003 年 12 月 9 日对作者的研究成果进行了详细报道. 多家半导体公司与我们合作, 共同开发新一代三维印刷电路板. 由于加入添加剂抑制了化学铜在基板表面的沉积, 使得用超级化学铜技术填充微孔表面比较平滑, 没有出现过多沉积 (Overgrowth) 现象, 简化了化学机械抛光 (CMP) 过程, 降低了成本^[34-36]. 图 12 是由超级化学镀技术填充的 0.31 μm 微孔的 AFM、SEM 照片, 照片表明微孔被完全填充, 无过多沉积现象, 并且得到的铜膜平均表面粗糙度为 15.2 nm.

3 化学镀铜液的主要组成及作用

在印刷电路板的化学镀铜工艺中, 主要以甲醛作还原剂, 氢氧化钠为 pH 调节剂的化学镀铜液, 添加剂有联二吡啶、聚乙二醇等, 由于甲醛蒸汽压比较高, 易于挥发, 且有毒, 特别是容易致癌, 在日本、美国和欧洲的使用受到了限制, 2008 年以后印刷电路板行业将禁止使用甲醛. 因此上世纪 90 年代美国康乃尔大学的 Shacham-Diamand 研究小组开展了以乙醛酸作为化学镀铜还原剂的研究工作^[37]. 乙醛酸无毒, 无污染, 且蒸汽压非常低, 不易挥发. 研究发现, 以乙醛酸代替甲醛作还原剂可以获得相同的沉积速率, 且铜膜的质量优于使用甲醛. 另外, 当碱金属离子如钠离子、钾离子等遇到单晶硅或二氧化硅基板时, 容易向基板中扩散, 从而

影响半导体的特性. 为了能使化学镀技术应用于新一代半导体制造工艺, Shacham-Diamand 研究小组首先利用了广泛用于半导体行业的有机碱, 氢氧化四甲铵 (TMAH) 代替氢氧化钠或氢氧化钾作为 pH 调节剂, 其化学镀铜液的主要成分如表 4 所示.

表 4 乙醛酸化学镀铜液的主要成分
Tab 4 Main components of the electroless-plating Cu solution with glyoxylic acid

Component	
Cu ₂ SO ₄ · 5H ₂ O/mol · L ⁻¹	0.0305
glyoxylic acid/mol · L ⁻¹	0.054 ~ 0.11 mol/L
EDTA/mol · L ⁻¹	0.0351
Surfactant(RE610)/g · L ⁻¹	0.004
Polyethylene glycol/g · L ⁻¹	0.05
2-2 BIPYRIDYL/mg · L ⁻¹	10 ~ 20
TMAH pH adjuster	
pH	11.4 ~ 13.0
Temperature/	30 ~ 80

4 展 望

随着全球半导体集成电路技术的不断发展, 传统的化学镀技术将为实现高集成度且价格合适的半导体集成电路产品发挥更大的作用. 为了降低基板的介电系数, 大量 Low-K 材料的使用将成为现实. 化学镀铜和 Low-K 材料间的紧密连接技术将

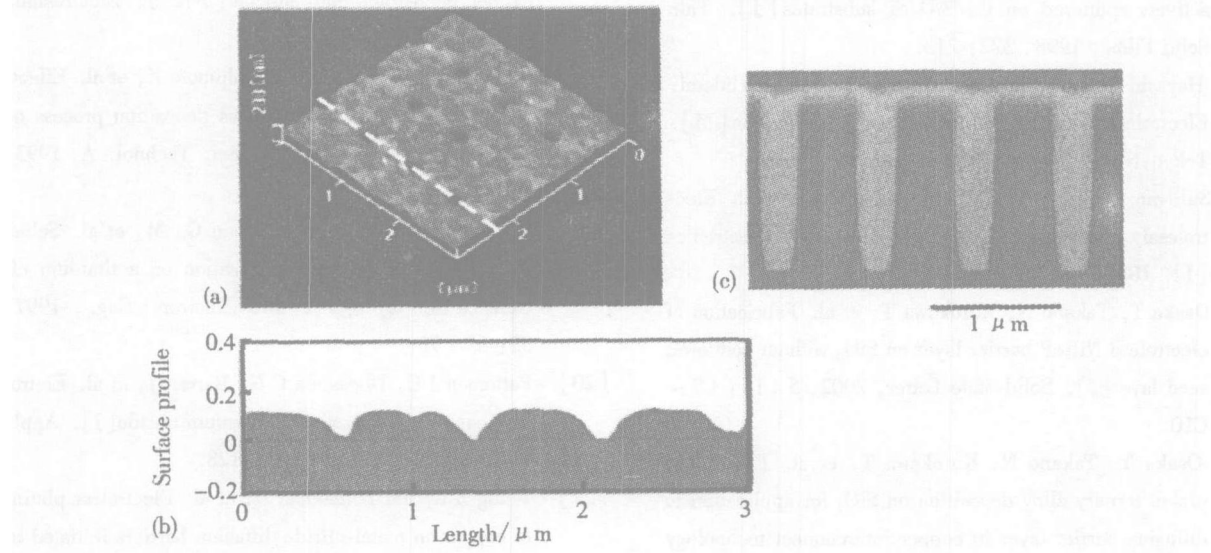


图 12 超级化学镀技术填充 0.31 μm 微孔的表面粗糙度
SPS 浓度: 0.5 mg/L, 沉积时间: 40 min a) AFM 照片, b) 表面粗糙度的线性轮廓, c) 断面 SEM 照片
Fig 12 Surface roughness of electroless plated Cu filling in 0.31 μm holes SPS concentration: 0.5 mg/L, plating time: 40 min a) AFM image, b) line profile of surface roughness, c) cross-sectional SEM image

成为其工艺工业化的基础;由于 IC 技术对沉积 $0.07\mu\text{m}$ 以下的微孔受到限制,以原子束外延沉积 (Atomic Layer Deposition, ALD) 和超级化学镀相结合来形成更细的铜互连线将成为半导体集成电路中应用的另一个热点;由于欧洲、日本、美国等相关环保法律的出台,使用甲醛作为化学镀铜溶液的还原剂将变得十分困难,而寻找廉价的、化学稳定的、且无环境污染的还原剂将也是化学镀技术目前所面临的紧迫问题。

参考文献 (References):

- [1] Andricacos P C, Uozh C, Dukovic J O, et al Damascene copper electroplating for chip interconnections [J]. *BM J. Res Dev*, 1998, 42 (5): 567 ~ 574.
- [2] Datta M. Applications of electrochemical microfabrication: An introduction [J]. *BM J. Res Dev*, 1998, 42 (5): 563 ~ 566.
- [3] Chang J C, Chen M C. Passivation of Cu by sputter-deposited Ta and reactively sputter-deposited Ta-nitride layers [J]. *J. Electrochem. Soc*, 1998, 145: 3170.
- [4] Chen X, Peterson G G, Goldberg C, et al Displacement activation of tantalum diffusion barrier layer electroless copper deposition [J]. *J. Mater Res*, 1999, 14: 2043.
- [5] Chang J C, Chen M C. Properties of thin Ta-N films reactively sputtered on Cu/ SiO_2 /Si substrates [J]. *Thin Solid Films*, 1998, 322: 213.
- [6] Hayashi Tadao, Matsuoka Masao, Nawafune Hidemi. *Electroless Plating. Foundation and Application* [M]. Tokyo: Nikan Technology Publish, 1998. 109.
- [7] Sullivan E J O, Schrott A G, Paunovic M, et al Electrolessly deposited diffusion barriers for microelectronics [J]. *BM J. Res Dev*, 1998, 42: 607.
- [8] Osaka T, Takano N, Kurokawa T, et al Fabrication of electroless NiReP barrier layer on SiO_2 without sputtered seed layer [J]. *Solid-State Letter*, 2002, 5 (1): C7 ~ C10.
- [9] Osaka T, Takano N, Kurokawa T, et al Electroless nickel ternary alloy deposition on SiO_2 for application to diffusion barrier layer in copper interconnect technology [J]. *J. Electrochem. Soc*, 2002, 149 (11): C573 ~ C578.
- [10] Hasegawa M, Negishi Y, Nakanishi T, et al Effects of additives on copper electrodeposition in submicrometer trenches [J]. *J. Electrochem. Soc*, 2005, 152 (4): C221.
- [11] Shacham-Diamand Y, Sverdlov Y, Petrov N. Electroless deposition of thin-film cobalt-tungsten-phosphorus layers using tungsten phosphoric acid ($\text{H}_3[\text{P}(\text{W}_3\text{O}_{10})_4]$) for ULSI and MEMS applications [J]. *J. Electrochem. Soc*, 2001, 148 (3): C162 ~ C167.
- [12] Shacham-Diamand Y, Dubin V, Angyal M. Electroless copper deposition for ULSI [J]. *Thin Solid Films*, 1995, 262: 93 ~ 103.
- [13] Shacham-Diamand Y, Dubin V. Copper electroless deposition technology for ultra-large-scale integration (ULSI) metallization [J]. *Microelectric Engineering*, 1997, 33: 47 ~ 58.
- [14] Shacham-Diamand Y, Lopatin S. High aspect ratio quartermicron electroless copper integrated technology [J]. *Microelectric Engineering*, 1997, 37 ~ 38: 77 ~ 78.
- [15] Wu Y, Wan C C, Wang Y Y. Fabrication of a potential NiMoP diffusion barrier/seed layer for Cu interconnect via electroless deposition [J]. *Journal of the Electronic Material*, 2005, 345 (5): 541.
- [16] Hsu H H, Hsieh C C, Chen M H, et al Displacement activation of tantalum diffusion barrier layer for electroless copper deposition [J]. *J. Electrochem. Soc*, 2001, 148: C598 ~ C590.
- [17] Nakahara L A, Ohmori T, Hashimoto K. The influence of hydrofluoric acid concentration on electroless copper deposition onto silicon [J]. *J. Electroanal. Chem.*, 1992, 333: 363.
- [18] Nakahara L A, Ohmori T, Hashimoto K, et al Effects of HF solution in the electroless deposition process on silicon surfaces [J]. *J. Vac. Sci. Technol. A*, 1993, 11: 763.
- [19] Patterson J C, O'Reilly M, Crean G M, et al Selective electroless copper metallization on a titanium nitride barrier layer [J]. *Microelectron. Eng*, 1997, 33: 65 ~ 73.
- [20] Patterson J C, Dheasuna C N, Barrett J, et al Electroless copper metallization of titanium nitride [J]. *Appl. Surf. Sci*, 1993, 91: 124 ~ 128.
- [21] Wang Z L, Ida T, Sakaue H, et al Electroless plating of copper on metal-nitride diffusion barriers initiated by displacement plating [J]. *Electrochem. Solid-State Lett*, 2003, 6 (3): C38 ~ C41.
- [22] Shoso Shingubara, Wang Zenglin, Takayuki Takahagi. Method of manufacturing multilevel interconnection [P]. Japan Patent: 0330029, 2005.
- [23] Shingubara S, Wang Z, Ida T, et al Direct Electro-

- less Copper Plating on Barrier Metals without Pd Catalyst[Z]. IEEE Int Interconnect Conf, 2002, 176
- [24] Wang Z, Yaegashi O, Sakaue H, et al Suppression of native oxide growth in sputtered TaN films and its application to Cu electroless plating [J]. J. Appl Phys, 2003, 94(7): 4697 ~ 4701.
- [25] Wang Z, Yaegashi O, Sakaue H, et al Influence of surface oxide of sputtered TaN on displacement plating of Cu[J]. Jpn J. Appl Phys, 2003, 42(4B): 1843 ~ 1846
- [26] Gandikota S, McGurik C, Padhi D, et al Characterization of electroless copper as a seed layer for sub-0.1 μm interconnects[Z]. IEEE International Interconnect Conference, 2001, 30
- [27] Andryuschenko T, Reid J. Electroless and electrolytic seed repair effect on damascene feature fill[Z]. IEEE International Interconnect Conference, 2001, 30
- [28] Yamada Isao, Takaoka G Ionized cluster beams: physics and technology[J]. J. Appl Phys, 1993, 32: 2121 ~ 2141.
- [29] Wang Z, Yaegashi O, Sakaue H, et al Highly Adhesive Electroless Cu Layer Formation Using an Ultra Thin Ionized Cluster Beam (ICB)-Pd Catalytic Layer for Sub-100nm Cu Interconnections[J]. Jpn J. Appl Phys Express Letter, 2003, 42(10B): 1223 ~ 1225.
- [30] Shoso Shingubara, Wang Zenglin, Takayuki Takahagi Method of producing multilayer interconnection structure [P]. Japan Patent 327715, 2005.
- [31] Wang Z, Sakaue H, Takahagi T, et al Characterization of electroless-plated Cu film over Pd catalytic layer formed by an ionized cluster beam [J]. J. Electrochem. Soc, 2005, 152(10): C684
- [32] Shingubara S, Wang Z, Yaegashi O, et al Bottom-up fill of copper in high aspect ratio via holes by electroless plating [c]. Proceedings of IEDM 03, 6.3.1-6.3.4
- [33] Shingubara S, Wang Z, Yaegashi O, et al Bottom-up fill of copper in deep submicrometer holes by electroless plating [J]. Electrochem. Solid-State Letter, 2004, 7(6): C78 ~ C80.
- [34] Wang Z, Yaegashi O, Sakaue H, et al Bottom-up fill for submicrometer copper via holes of ULSIs by electroless plating [J]. J. Electrochem. Soc, 2004, 151(12): C781 ~ C785.
- [35] Wang Z, Yaegashi O, Sakaue H, et al Effect of additives on hole filling characteristics of electroless copper plating[J]. Jpn J. Appl Phys, 2004, 43(10): 7000 ~ 7001.
- [36] Wang Z Yaegashi O, Sakaue H, et al Bottom-up copper fill with addition of mercapto alkyl carboxylic acid in electroless [J]. Electrochimica Acta, 2006, 51: 2442
- [37] Shacham-Diamand Y. Electroless copper deposition using glyoxylic acid as reducing agent for ultralarge scale integration metallization [J]. Electrochem. Solid-State Letter, 2000, 3(6): 279 ~ 282

Application of Electrolessplating Technology in Interconnection Manufacturing of Ultralarge-scale Integration

WANG Zeng-lin^{*1}, LU Zhi-juan¹, JIANG Hong-yan¹,
WANG Xiu-wen¹, Shoso Shingubara²

(1. School of Chemistry and Materials Science, Shaanxi Normal University,
Xi'an 710062, Shaanxi, China,

2. Faculty of Engineering, Kansai University, Osaka, 564-8680, Japan)

Abstract: In this paper, research progresses in electroless plating for damascene copper process were reviewed. Electroless nickel ternary alloy deposition for barrier layer and electroless copper plating for seed layer were presented. Bottom-up copper fill high-aspect-ratio-hole and electroless plating after ICB-Pd catalytic layer for seed layer were mainly introduced. The applications of electroless plating in ultralarge-scale integration were discussed, and the developing tendency was also suggested.

Key words: Electroless copper plating, Bottom-up fill, Damascene copper interconnection, Seed layer, Barrier layer